

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 03060192
PUBLICATION DATE : 15-03-91

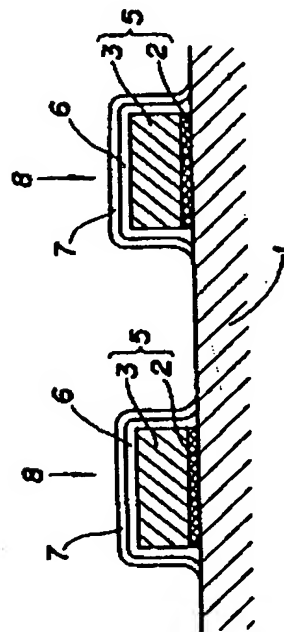
APPLICATION DATE : 28-07-89
APPLICATION NUMBER : 01195669

APPLICANT : HITACHI CABLE LTD;

INVENTOR : ONDA MAMORU;

INT.CL. : H05K 3/46

TITLE : COPPER WIRED CERAMIC BOARD
AND MANUFACTURE THEREOF



ABSTRACT : PURPOSE: To facilitate high integrating density of a circuit and reduction in package size by forming a copper conductive layer formed on a ceramic board by a depositing method of copper having specific purity.

CONSTITUTION: A chromium layer 2 and a copper layer 3 are deposited in vacuum on a board 1, a deposited metal layer 5 formed of the layers 2, 3 is etched to form a circuit pattern, and covered with a nickel layer 6 and a gold layer 7 by electroplating to form wiring leads 8. Ceramics used as the board includes, for example, alumina, mullite, magnesia, aluminum nitride, zirconia, silicon carbide, etc. The board 1 has a copper circuit layer 3 made of copper having purity of 99.9999% or more. Accordingly, copper having a purity of 99.9999% or more is used to deposit it. Before the copper is deposited, a layer consisting of one or more kinds of materials such as aluminum, titanium, zirconium, chromium, molybdenum, tungsten, nickel, etc., except copper are formed in advance as a base on the board 1 by depositing.

COPYRIGHT: (C)1991,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-60192

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)3月15日

H 05 K 3/46

H

7039-5E

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 銅配線セラミック基板および製造方法

⑯ 特 願 平1-195669

⑰ 出 願 平1(1989)7月28日

⑱ 発 明 者 飯 塚 富 雄 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

⑲ 発 明 者 参 木 貞 彦 茨城県土浦市木田余町3550番地 日立電線株式会社金属研究所内

⑳ 発 明 者 御 田 護 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

㉑ 出 願 人 日立電線株式会社 東京都千代田区丸の内2丁目1番2号

㉒ 代 理 人 弁理士 平田 忠雄 外1名

明 細 書

1. 発明の名称

銅配線セラミック基板およびその製造方法

2. 特許請求の範囲

- (1) セラミック基板の上に蒸着法により設けられた銅導電層が99.9999%以上の純度の銅から成ることを特徴とする銅配線セラミック基板。
- (2) セラミック基板の上に蒸着法により銅導電層を形成し、該銅導電層に回路パターン形成後、電気めっき法により銅以外の金属の被膜または該金属を下地とする貴金属の被膜を施す銅配線セラミック基板の製造方法において、銅蒸着層を形成するための蒸着源として99.9999%以上の純度の銅を用いることを特徴とする銅配線セラミック基板の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は銅配線層を有するセラミック基板、特にセラミック基板上に銅配線を設けたピングリッ

ドアレイ(以下PGAと記す)、およびその製造方法に関する。

(従来の技術)

高密度実装が可能なICパッケージとして、PGA(ピングリッドアレイ)基板がある。高信頼性を必要とする用途のPGA基板には、セラミックの基板の上にアルミニウムの配線層を有するものが多く用いられていた。しかし最近、電子回路の高速化に対応するため、アルミニウムに代わり電気抵抗の小さい銅が用いられるようになった。例えば、アルミナ基板の上にクロム蒸着層と銅蒸着層を設け、その上にニッケルめっき層、金めっき層が順次形成された構造を有する。セラミック基板における銅配線層は一般に、蒸着法またはスパッタリング法により形成され、この目的には純度99.99%ないし99.999%の銅が一般的に用いられていた。

(発明が解決しようとする課題)

蒸着法またはスパッタリング法により形成された上記のような銅配線層は、溶解酸液加工により

特開平3-60192(3)

たはこれを下地とする金、銀等の貴金属めっきを施してもよい。

銅以外の金属としてニッケル、コバルト、クロム、モリブデン、タングステン等を用いることができる。

ニッケル等の銅以外の金属のめっきの厚さは0.1ないし5 μ m程度、ニッケル等を下地としてめっきした上に施す金等のめっきの厚さは0.1ないし2 μ m程度である。

銅以外の金属層は、銅配線層の上に前記絶縁層を設けた後に、パターン形成により必要な部位に透孔(ビアホール)を作り、この部分で銅配線層に積層されてもよい。

本発明の銅配線セラミック基板の製造方法は下記工程から成る。

(1) セラミック基板に銅層を蒸着する工程

基板として用いるセラミックは、アルミナ、ムライト、マグネシア、窒化アルミニウム、ジルコニア、炭化珪素等のいずれでもよい。

本発明のセラミック基板(PCA等)は99.

9999%以上の純度の銅から成る銅配線層を有することを特徴とし、従って蒸着には純度99.9999%以上の銅を用いる。なおここで言う蒸着には前述のように真空蒸着法のほか、イオンプレーティング、クラスティオンビーム法、スパッタリング法等の物理的蒸着法(PVD)を包含する。

銅を蒸着する前にセラミック基板上に予め下地として銅以外の金属の層、例えばアルミニウム、チタン、ジルコニウム、クロム、モリブデン、タングステン、ニッケル等の1種または2種以上を蒸着により形成させてもよい。

蒸着層の厚さは普通1 μ mから20 μ m程度であり、3 μ mから10 μ mとすることが多い。

(2) フォトエッチングによる回路パターン形成

上記工程(1)で得られた銅蒸着層に、通常のフォトエッチングの方法により回路パターンを形成させる。

(作用)

本発明の、また本発明の方法により製造される、

セラミック基板上に99.9999%以上の純度の銅から成る銅配線層を有する銅配線セラミック基板は、銅配線層が蒸着法またはスパッタリングにより形成されても、銅配線層が緻密で、電気抵抗が低く、線間容量が小さい。また酸化性あるいは高温度の雰囲気下でも銅配線層が酸化または腐食を受けにくい。

配線層に高純度の銅を用いた本発明の配線基板において、配線層の電気抵抗が低く、線間容量が低いのは、欠陥の少ない緻密な銅蒸着層が形成され、従ってエッチングの際に生ずる銅蒸着層の表面の凹凸が少ないためと推定される。

以下、実施例により本発明をさらに詳細に説明する。

(実施例1)

第1図に示すように、アルミナ基板1の上にクロム層2および銅層3を真空蒸着し、クロム層2と銅層3から成る蒸着金属層5をエッチして配線パターンを形成した後、電気めっきによりニッケル層6および金層7を被覆し配線リード部8を形

成した。詳細は下記の通りである。

厚さ2mmのアルミナ基板上に、クロムを厚さ0.03 μ mに真空蒸着後、純度99.9999%の銅および比較のため99.999%の銅をそれぞれ、基板温度300℃、真空度 2×10^{-4} Torrで、厚さ5 μ mに真空蒸着後、通常のフォトエッチング法により塩化銅溶液を用いて金属層(銅/クロム層)をエッチし、線幅40 μ m、線間40 μ m、長さ30mmの直線状の配線パターン(リード部)1000本を互いに平行に形成した。こうして得られたアルミナ基板上の銅配線パターンに通常の電気めっき法によりニッケルを0.5 μ mの厚さに下地めっきした後、金を0.2 μ mの厚さに電気めっきした。めっき条件は、ニッケルめっきについては標準ワット浴を用い、温度60℃、電流密度2.0A/dm²とし、金めっきについてはシアン化金カリウム浴を用い、温度50℃、電流密度1.0A/dm²とした。

得られた2種の配線層の電気抵抗および線間容量を測定した。純度99.9999%の銅を用い

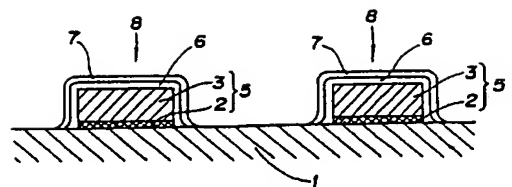
ある。

符号の説明

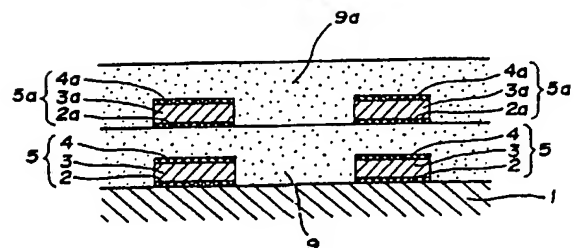
- | | |
|----------------|----------------|
| 1.....セラミック基板 | |
| 2.....クロム蒸着層 | 2 a.....クロム蒸着層 |
| 3.....銅蒸着層 | 3 a.....銅蒸着層 |
| 4.....クロム蒸着層 | 4 a.....クロム蒸着層 |
| 5.....蒸着金属層 | 5 a.....蒸着金属層 |
| 6.....ニッケルめっき層 | |
| 7.....金めっき層 | |
| 8.....配線層 | 9.....ポリイミド層 |

特許出願人	日立電線株式会社
代理人	弁理士 平田忠雄
同	酒井宏明

第1図



第2図



- | |
|------------------|
| 1.....セラミック基板 |
| 2.....クロム蒸着層 |
| 2 a.....クロム蒸着層 |
| 3.....銅蒸着層 |
| 3 a.....銅蒸着層 |
| 4.....クロム蒸着層 |
| 4 a.....クロム蒸着層 |
| 5.....蒸着金属層 |
| 5 a.....蒸着金属層 |
| 6.....ニッケルめっき層 |
| 7.....金めっき層 |
| 8.....配線層 |
| 9.....ポリイミド層 |
| 9 a.....ポリイミド樹脂膜 |